

Appendice E

Listati Matlab

E.1 NCO

Listato E.1.1: NCO_Q.m

```
1 % DESCRIPTION : Implementa un NCO quantizzato, ne grafica i risultati sia nel
2 % dominio del tempo che della frequenza e valuta l'SFDR
3
4 % Pulizia ambiente Matlab
5 clear all ;
6 close all ;
7 clc ;
8 % Imposta la frequenza di clock e la frequenza richiesta in uscita dall'NCO
9 [f_out , f_clk] = imposta_frequenze_Q ;
10 % Imposta le caratteristiche dell'NCO
11 [n_bit_acc, n_bit_cordic, n_bit_dac, n_it_cordic, n_periods] = imposta_NCO_Q ;
12 % creo l'accumulatore il quale contiene i soli valori delle fasi che elaborati
13 % alla frequenza di clock generano in uscita la frequenza desiderata
14 super_acc = crea_super_accumulatore_Q(f_out , f_clk , n_bit_acc, n_periods) ;
15 % le fasi vengono troncate da una rappresentazione con n_bit_acc bits ad una
16 % rappresentazione con n_bit_cordic bits
17 super_acc_T = tronca_Q(super_acc , n_bit_cordic) ;
18 % vengono generati tramite l'algoritmo CORDIC i valori del seno e del coseno
19 % corrispondenti agli angoli presenti in super_acc
20 [coseno , seno] = crea_coseno_e_seno_Q(super_acc_T, n_bit_cordic, ...
21 n_bit_dac, n_it_cordic) ;
22 % grafico un periodo del seno e del coseno calcolati con il CORDIC
23 figure ;
24 subplot(2,1,1); stairs(super_acc , coseno) ;
25 xlim( [ 0 , 6.2832 ] ); ylim( [ -1.01 , +1.01 ] ) ;
26 subplot(2,1,2); stairs(super_acc , seno) ;
27 xlim( [ 0 , 6.2832 ] ); ylim( [ -1.01 , +1.01 ] ) ;
28 % Rappresentazione nel dominio della frequenza del coseno generato dal CORDIC
29 visualizza_spettro_e_sfdr_p( coseno , f_clk ) ;
30 % salva il coseno nel file coseno.dat
31 fid = fopen('coseno_Q.dat','w') ;
32 fprintf(fid,'%20.19f\n', coseno) ;
33 fclose(fid) ;
34 % salva il seno nel file seno.dat
35 fid = fopen('seno_Q.dat','w') ;
36 fprintf(fid,'%20.19f\n', seno) ;
37 fclose(fid) ;
```

Listato E.1.2: Imposta_frequenze_Q.m

```
1 % DESCRIPTION : consente d'impostare frequenza di clock e d'uscita dall'NCO
2
3 function [f_out,f_clk]=imposta_frequenze_Q
4
5 prompt = {'Frequenza desiderata in uscita (Hz) :',
6 'Frequenzia di clock (Hz) :'} ;
7 title = 'Caratteristiche NCO';
8 lines = 1;
9 def = {'41.25e6','165e6'};
```

```

10 answer = inputdlg(prompt,title,lines,def) ;
11 f_out = str2double(answer(1));
12 f_clk = str2double(answer(2));

```

Listato E.1.3: Imposta_NCO_Q.m

```

1 % DESCRIPTION : consente d'impostare le dimensioni dei bus dell'accumulatore,
2 %                 del Cordic e del DAC
3
4 function [n_bit_acc,n_bit_cordic,n_bit_dac,n_it_cordic,n_periods]=imposta_NCO_Q
5
6 prompt      = {'N° di bit accumulatore di fase : ',
7                  'N° di bit per la fase in ingresso al Cordic : ',
8                  'N° di bit per seno e coseno prodotti dal Cordic : ',
9                  'N° di iterazioni del Cordic : ',
10                 'N° di periodi della funzione generata : '};
11 title       = 'Caratteristiche NCO';
12 lines       = 1;
13 def         = {'32','13','12','13','3000'};
14 answer      = inputdlg(prompt,title,lines,def) ;
15 % n° di bit in ingresso all'accumulatore di fase
16 n_bit_acc  = str2double(answer(1));
17 % n° di bit per la fase in ingresso al Cordic
18 n_bit_cordic = str2double(answer(2));
19 % n° di bit per seno e coseno prodotti dal Cordic
20 n_bit_dac  = str2double(answer(3));
21 % n° di iterazioni del Cordic
22 n_it_cordic = str2double(answer(4));
23 % n° di periodi generati
24 n_periods   = str2double(answer(5));

```

Listato E.1.4: Crea_super_accumulatore_Q.m

```

1 % DESCRIPTION : implementa un accumulatore contenente le fasi che lette
2 %                 alta velocità del clock producono in uscita dal Cordic
3 %                 la frequenza desiderata, può memorizzare più periodi
4
5 function super_acc = crea_super_accumulatore_Q(f_out,f_clk,n_bit_acc,n_periods)
6
7 % caratteristiche dell'accumulatore di fase
8 % massimo numero di fasi memorizzabili nell'accumulatore
9 range_acc = 2^n_bit_acc ;
10 % minima frequenza generabile
11 f_res = f_clk / range_acc ;
12 % minima fase memorizzabile
13 phi_res = 2*pi / range_acc ;
14 % determina l'incremento di fase necessario ad ottenere f_out
15 f_word = f_out / f_res ;
16 % incremento di fase che alla frequenza di clock produce in uscita la
17 % frequenza desiderata
18 delta_phi = f_word * phi_res ;
19 % dimensioni dell'accumulatore contenente 1 periodo con le sole fasi che danno
20 % luogo alla corretta frequenza generata
21 dim_acc   = round(range_acc/f_word) ;
22 % massimo numero di fasi memorizzabili nel superaccumulatore
23 dim_super_acc = dim_acc * n_periods ;
24 % creazione del superaccumulatore
25 super_acc = 0 : 1 : dim_super_acc ;
26 super_acc = delta_phi * super_acc ;

```

Listato E.1.5: Tronca_Q.m

```

1 % DESCRIPTION : le fasi vengono troncate da una rappresentazione con
2 %                 n_bit_acc bits ad una rappresentazione con n_bit_cordic bits
3
4 function super_acc_T = tronca_Q(super_acc , n_bit_cordic)
5
6 super_acc = rem(super_acc , 2*pi) ;
7 new_risoluzione_fase = 2*pi / 2^n_bit_cordic ;
8 super_acc_T = [fix(super_acc / new_risoluzione_fase)] * new_risoluzione_fase ;

```

Listato E.1.6: Crea_coseno_e_seno_Q.m

```

1 % DESCRIPTION : imposta le caratteristiche del CORDIC e calcola seno e
2 % coseno per tutte le fasi presenti nel vettore super_acc
3
4 function [coseno , seno] = crea_coseno_e_seno_Q(super_acc_T, n_bit_cordic, ...
5 n_bit_dac, n_it)
6
7 % ottengo le dimensioni del super_accumulatore
8 dim_super_acc_T = size(super_acc_T , 2) ;
9
10 % queste inizializzazioni velocizzano l'esecuzione del ciclo CORDIC
11 coseno = zeros(1,dim_super_acc_T) ;
12 seno = zeros(1,dim_super_acc_T) ;
13
14 new_capacity_fase = 2^(n_bit_cordic - 1) ;
15 new_capacity_ampiezza = 2^(n_bit_dac - 1) ;
16
17 for j = 1 : dim_super_acc_T
18 [coseno(j),seno(j)] = forward_cordic_Q(n_it,super_acc_T(j),...
19 new_capacity_fase, new_capacity_ampiezza);
20 end ;

```

Listato E.1.7: Forward_cordic_Q.m

```

1 % DESCRIPTION : esegue N iterazioni dell'algoritmo Cordic per calcolare il
2 % seno ed il coseno dell'angolo Theta che riceve in ingresso,
3 % si parte dal valore 0.607252936517011 per il coseno in modo
4 % da evitare la moltiplicazione finale ed evitare l'utilizzo
5 % di un bit per il solo valore 1 del coseno che del seno.
6
7 % m=1 individua le coordinate circolari mentre Nit è il n° di iterazioni
8 function [coseno, seno] = forward_cordic(N_it, Theta, new_capacity_fase, ...
9 new_capacity_ampiezza);
10
11 % per semplificare il CORDIC riportiamo l'angolo nel primo quadrante,
12 % l'angolo effettivo potrà poi essere ricavato mediante multcos e multsin
13 multcos = 1;
14 multsin = 1;
15 if ( Theta > pi/2 & Theta < pi)
16 % l'angolo viene riportato dal 2° quadrante al 1°
17 Theta = pi/2 - rem(Theta,pi/2);
18 multcos = -1;
19 end
20 if (Theta >= pi & Theta < (3/2)*pi)
21 % l'angolo viene riportato dal 3° quadrante al 1°
22 Theta = rem(Theta,pi/2);
23 multcos = -1;
24 multsin = -1;
25 end
26 if (Theta >= (3/2)*pi & Theta < 2*pi)
27 % l'angolo viene riportato dal 4° quadrante al 1°
28 Theta = pi/2 - rem(Theta,pi/2);
29 multsin = -1;
30 end
31 % x ed y sono vettori aventi lunghezza pari al n° di iterazioni, contengono
32 % il coseno ed il seno dell'angolo inizialmente è memorizzato in z_attuale
33 x_attuale = [floor(0.607252936517011* new_capacity_ampiezza)] / ...
34 new_capacity_ampiezza ;
35 y_attuale = 0 ;
36 z_attuale = Theta ;
37 % calcola il seno ed il coseno mediante N_it iterazioni dell'algoritmo CORDIC
38 for i = 0:(N_it-1)
39 % calcola il fattore moltiplicativo mu per la p-esima iterazione
40 if z_attuale <= 0
41 mu = -1;
42 else
43 mu = 1;
44 end
45 S = 2^(-i) ;
46 % Standard Cordic iteration, m = 1 per le coordinate circolari
47 x_succ = x_attuale - [floor((mu * S * y_attuale) * ...
48 new_capacity_ampiezza)] / new_capacity_ampiezza;
49 y_succ = y_attuale + [floor((mu * S * x_attuale) * ...
50 new_capacity_ampiezza)] / new_capacity_ampiezza;
51 z_succ = z_attuale - [floor((mu * atan( S ))* ...
52 new_capacity_fase)] / new_capacity_fase;
53 x_attuale = x_succ ; y_attuale = y_succ ; z_attuale = z_succ ;
54 end
55 % Vengono restituiti il coseno ed il seno opportunamente scalati e riportati
56 % nel al giusto quadrante
57 % new_capacity_ampiezza = 2^(12 - 1) ;
58 coseno = [floor((multcos * x_attuale)*new_capacity_ampiezza)]/...
59 new_capacity_ampiezza;
60 seno = [floor((multsin * y_attuale)*new_capacity_ampiezza)]/...
61 new_capacity_ampiezza;

```

Listato E.1.8: Calcola_rotazioni_Cordic.m

```

1 % DESCRIPTION : Per ogni iterazione del Cordic calcola l'angolo di rotazione
2 % e il fattore di scaling
3
4 % Pulizia ambiente Matlab
5 clear all ;
6 close all ;
7 clc ;
8
9 disp('Valore degli angoli di rotazione a(n)') ;
10 % Calcolo dei valori degli a(n)
11 for i = 0:1:12
12     a(i+1) = atan(2^(-i));
13 end ;
14 i = [1:1:13];
15 valore = [i , ((a)* 180 / pi)' ]
16 a_tot = sum((a)* 180 / pi)
17
18 % converto ora gli a(i) in complemento a due su 1 bit per il segno e dodici
19 % per la parte intera
20 n_bit = 13;
21 a_bin = dec2bin( (2^n_bit .* a(i)) / (2*pi) )
22
23 disp('Valore dei fattori di scaling k(n)') ;
24 % Calcolo il valore degli scalamenti da effettuare ad ogni rotazione
25 k = sqrt(2);
26 valore = [ 0 k]
27 for i = 1:1:13
28     k = k*sqrt(1 + 2^(-2*i)) ;
29     valore = [i , k]
30 end ;

```

Listato E.1.9: Visualizza_spettro_e_SFDR_p.m

```

1 % DESCRIPTION : plotta la stima dello spettro e l'SFDR
2
3 function visualizza_spettro_e_SFDR_p( segnale , f_clk );
4
5 % ottengo le dimensioni del vettore segnale
6 dim_segnale = ( size(segnale , 2) )- 1 ;
7 % viene calcolata e plottata la densità spettrale di potenza
8 [Pxx , f] = pmtm(segnale , 8 , 4096 , f_clk ) ;
9 Pxx_dB = 10*log10(Pxx) ;
10 figure; plot(f , Pxx_dB - max(Pxx_dB) );
11 grid ; xlim([0 f_clk/2]) ;
12 title('Power spectral density Multitaper');
13 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
14 % viene calcolato e visualizzato il valore dello SFDR
15 valore_sfdr = calcola_sfdr(Pxx) ;
16 text(1e7,-50,['SFDR = ',num2str(valore_sfdr)],'FontSize',13);

```

Listato E.1.10: Calcola_SFDR.m

```

1 % DESCRIPTION : calcola l'SFDR del vettore passato in ingresso
2
3 function [valore_sfdr] = calcola_sfdr(Pxx)
4 % diff prende il vettore Pxx e costruisce un vettore i cui elementi sono
5 % la differenza tra elementi adiacenti del vettore Pxx, si ottiene quindi
6 % un vettore più corto di uno.
7 der = diff(Pxx);
8 % dal vettore precedente ottengo il vettore dei segni corrispondenti
9 signs=sign(der);
10 % viene inizializzato il ciclo che individua i massimi della PSD
11 signold = 0 ; % contiene il valore del segno precedente
12 signnew = 0 ; % contiene il valore del segno attuale
13 p=1 ; % puntatore per riempire il vettore dei massimi
14 % Siamo in presenza di un massimo se il segno della derivata nel punto
15 % precedente è negativo mentre il segno della derivata nel punto attuale
16 % è positivo, viene scandito il vettore dei segni alla ricerca di questa
17 % condizione e solo se verificata il massimo viene memorizzato
18 for k=1:(length(signs)-1)
19     signold = signs(k) ;

```

```

20 signew = signs(k+1) ;
21 % individua la presenza di un massimo ed eventualmente lo memorizza
22 if (signold == 1 & signew == -1)
23 vettore_massimi(p) = Pxx(k+1) ;
24 p=p+1 ;
25 end
26 end
27 % ottengo posizione e valore del massimo assoluto
28 [max_assoluto , pos] = max(vettore_massimi);
29 % annulla il valore del massimo assoluto in modo da poter ricercare il
30 % primo massimo relativo
31 vettore_massimi(1 , pos) = 0;
32 % ottengo il valore del 1° massimo relativo
33 primo_max_relativo = max(vettore_massimi) ;
34 % restituisco l'SFDR
35 valore_sfdr = 10.*log10(max_assoluto)-10.*log10(primo_max_relativo);

```

Listato E.1.11: Calcola_incremento_fase_NCO.m

```

1 % DESCRIPTION : calcola la Frequency Word dell'NCO in 3 formati diversi
2
3 % Pulizia ambiente Matlab
4 clear all ;
5 close all ;
6 clc ;
7
8 f_clk      = 165e6 ;
9 f_out      = 41.25e6 ;
10 n_bit_acc = 32 ;
11 n_bit_cordic = 13 ;
12
13 fw = round( (f_out * 2^n_bit_acc) / f_clk )
14
15 fw_hex = dec2hex(fw)
16 fw_bin = dec2bin(fw)

```

Listato E.1.12: Visualizza_spettro_NCO_VHDL.m

```

1 % DESCRIPTION : visualizza lo spettro del seno prodotto dall'NCO VHDL
2
3 % Pulizia ambiente Matlab
4 clear all ;
5 close all ;
6 clc ;
7 % Imposto la frequenza di clock del sistema e quella prodotta dall'NCO
8 f_out = 40e6 ;
9 f_clk = 165e6 ;
10 % carica la sequenza filtrata dal file data_out_SRRC_I.dat
11 fid = fopen('sine_to_matlab.dat' , 'r') ;
12 seno_vhdl_dec = fscanf(fid,'%f') ;
13 fclose(fid) ;
14 n_bit_dopo_virgola = 11 ;
15 seno_vhdl = seno_vhdl_dec .* 2^(- n_bit_dopo_virgola) ;
16 % Rappresentazione nel dominio della frequenza del coseno generato dall'NCO
17 visualizza_spettro_e_sfdr_p( seno_vhdl , f_clk );

```

E.2 Creazione vettori di test

Listato E.2.1: CreaVettoriTest.m

```

1 % DESCRIPTION : Crea dei vettori NRZ e RZ da applicare al VHDL
2
3 % Pulizia ambiente Matlab
4 clear all ;
5 close all ;
6 clc ;
7 % vengono impostate le caratteristiche del polifase
8 prompt   = {'N°bit Reset attivo :',
9             'Interpolazione :',
10            'Nome del file sorgente :'};
11 title    = 'Impostazione delle caratteristiche dei segnali di test';

```

```

12 lines      = 1;
13 def       = {'5', '4', 'bit_tx.dat'};
14 answer   = inputdlg(prompt,title,lines,def);
15 n_bit_reset_alto = str2double(answer(1));
16 interp_rate      = str2double(answer(2));
17 nome_file_sorgente = char(answer(3));
18 % legge da un file i bit randomici da trasmettere
19 fid      = fopen(nome_file_sorgente, 'r');
20 bit_tx = fscanf(fid,'%f');
21 fclose(fid);
22 % determinazione del numero di bit di test da applicare
23 n_bits2tx = length(bit_tx);
24 % creazione del segnale di reset
25 n_bit_dummy = 4*n_bit_reset_alto;
26 reset = zeros(n_bits2tx/2, 1);
27 % vengono aggiunti 10 bit 1 all'inizio del segnale di reset più altri 10
28 reset =[ones(1,n_bit_reset_alto) zeros(1,n_bit_dummy/4) reset];
29 % salva su file il vettore di test RZ per la componente Q
30 fid = fopen('reset.dat','w');
31 fprintf(fid,'%d\n', reset);
32 fclose(fid);
33 % vengono aggiunti dei bit di inizializzazione alla sequenza da trasmettere
34 bit_tx =[zeros(1,n_bit_dummy) bit_tx'];
35 % viene creato il vettore dei bit pari e quello dei bit dispari
36 bit_I = bit_tx(1 : 2 : n_bits2tx + n_bit_dummy);
37 bit_Q = bit_tx(2 : 2 : n_bits2tx + n_bit_dummy);
38 % salva su file il vettore di test RZ per la componente I
39 fid = fopen('data_in_SRRCxN_tx_I_rz.dat','w');
40 fprintf(fid,'%d\n', bit_I);
41 fclose(fid);
42 % salva su file il vettore di test RZ per la componente Q
43 fid = fopen('data_in_SRRCxN_tx_Q_rz.dat','w');
44 fprintf(fid,'%d\n', bit_Q);
45 fclose(fid);
46 % i bit vengono opportunamente mappati
47 data_in_SRRC_tx_I = -2*bit_I + 1;
48 data_in_SRRC_tx_Q = -2*bit_Q + 1;
49 % salva su file il vettore di test RZ per la componente I
50 fid = fopen('data_in_SRRCxN_tx_I_nrz.dat','w');
51 fprintf(fid,'%d\n', data_in_SRRC_tx_I);
52 fclose(fid);
53 % salva su file il vettore di test RZ per la componente Q
54 fid = fopen('data_in_SRRCxN_tx_Q_nrz.dat','w');
55 fprintf(fid,'%d\n', data_in_SRRC_tx_Q);
56 fclose(fid);
57 % si tiene conto del fatto che rate_sel è codificato su due bit
58 switch interp_rate
59     case 3
60         rate_sel_coded = 0;
61     case 4
62         rate_sel_coded = 1;
63     case 6
64         rate_sel_coded = 2;
65     otherwise
66         error('Impossible !!! ')
67 end
68 % creazione del segnale rate_sel per l'impostazione del data_rate
69 rate_sel = rate_sel_coded * ones(length(data_in_SRRC_tx_Q), 1);
70 fid = fopen(strcat('rate_sel_x', num2str(interp_rate), '.dat'), 'w');
71 fprintf(fid,'%d\n', rate_sel);
72 fclose(fid); disp('Vettori di test generati correttamente.');

```

Listato E.2.2: CreaSequenzaPatternGenerator.m

```

1 % DESCRIPTION : Ha in ingresso i file con le sequenze da applicare ai
2 %               rispettivi canali del pattern generator
3
4 % Pulizia ambiente Matlab
5 clear all;
6 close all;
7 clc;
8 fclose('all');
9 % vengono impostate le caratteristiche del polifase
10 prompt = {'Tipo di clock (int , ext) :',
11           'N° di segnali :',
12           'N° di bit nella sequenza d''inizializzazione :',
13           'Nome file di test da produrre :'};
14 title = 'Caratteristiche dei vettori di test da applicare all''FPGA';
15 lines = 1;
16 def = {'ext', '3', '10', 'I_testVector_x3.dat'};
17 answer = inputdlg(prompt,title,lines,def);
18 tipo_clock = char(answer(1));
19 n_segnali = str2double(answer(2));
20 n_bit_start = str2double(answer(3));
21 nome_file_test = char(answer(4));

```

```

22 switch lower(tipo_clock)
23   case 'int',
24     % viene richiesto di impostare il valore del clock interno
25     answer = inputdlg( {'frequenza del clock interno :'},...
26     'Impostazione del clock interno del Pattern Generator',1,{''40''});
27     f_clk = str2double(answer(1))*10^6;
28     clk_string = ['FORMAT:CLOCK INTERNAL,' num2str((1/f_clk)*10^9)'E-9'];
29   case 'ext',
30     % viene richiesto di impostare il range del clock esterno
31     clk_ext = questdlg('Selezionare range clock al Pattern Generator:',...
32     'Selezione clock esterno',...
33     'f_clk_ext < 50MHz','50MHz < f_clk_ext < 100MHz', ...
34     'f_clk_ext > 100MHz','f_clk_ext < 50MHz');
35     % viene ricavata la stringa da settare per il range esterno selezionato
36     switch clk_ext
37       case 'f_clk_ext < 50MHz',
38         clk_string = 'FORMAT:CLOCK EXTERNAL, LEFifty';
39       case '50MHz < f_clk_ext < 100MHz',
40         clk_string = 'FORMAT:CLOCK EXTERNAL, GTFifty';
41       case 'f_clk_ext > 100MHz',
42         clk_string = 'FORMAT:CLOCK EXTERNAL, GTOne';
43     end
44   end
45   % si iterà per acquisire i valori da assegnare ai diversi canali
46   for s = 1 : 1 : n_segnali
47     prompt = {'Nome del segnale :',...
48               'N° di bit associati (multiplo di 4) :',...
49               'Nome file sorgente :'};
50     title = ['Caratteristiche del segnale ' num2str(s)];
51     lines = 1;
52     def = {'data_in_SRRCxN_tx_I','4','data_in_SRRCxN_tx_I_rz.dat'};
53     answer = inputdlg(prompt,title,lines,def);
54     label(s) = answer(1);
55     n_bit_label(s) = str2double(answer(2));
56     eing_file(s) = answer(3);
57   end
58   % vengono caricati da file i segnali di test da applicare
59   for s = 1 : n_segnali
60     fid_in(s) = fopen( char(eing_file(s)), 'r' );
61     segnale(:,s) = fscanf(fid_in(s),'%d') ;
62   end
63   % viene calcolata la lunghezza della stringa dummy costituita da tutti 0
64   n_cifreHEX_dummy = num2str( (40 - sum(n_bit_label)) / 4 );
65   % scrivo su file le stringhe esadecimali calcolate
66   fid_out = fopen([tipo_clock 'Clk_' nome_file_test ],'w');
67   % aggiungo al file l'intestazione
68   fprintf(fid_out,'%s\n', 'ASCII 000000') ;
69   fprintf(fid_out,'%s\n', 'ASCDOWN') ;
70   fprintf(fid_out,'%s\n', 'FORMAT:MODE FULL') ;
71   fprintf(fid_out,'%s\n', clk_string );
72   % vengono aggiunte le label
73   fprintf(fid_out,'%s', 'LABEL dummy, ') ;
74   fprintf(fid_out,'%s\n', num2str(40 - sum(n_bit_label) ));
75   for s = 1 : n_segnali
76     fprintf(fid_out,'%s', 'LABEL ') ;
77     fprintf(fid_out,'%s', char(label(s)) );
78     fprintf(fid_out,'%s', ',' );
79     fprintf(fid_out,'%s\n', num2str( n_bit_label(s) ) );
80   end
81   fprintf(fid_out,'%s\n', 'VECTOR') ;
82   % si iterà su tutta la lunghezza della sequenza d'inizializzazione
83   for row = 1 : 1 : n_bit_start
84     % viene stampata una riga del vettore di test finale
85     fprintf(fid_out,strcat('%0', n_cifreHEX_dummy , 'd'), 0 );
86     for s = 1 : n_segnali
87       fprintf(fid_out,'%s', ',');
88       fprintf(fid_out,strcat('%0', num2str(n_bit_label(s) / 4 ), 'X'), ...
89               segnale(row,s) );
89     end
90     fprintf(fid_out,'%s\n', '' );
91   end
92   fprintf(fid_out,'%s\n', '*M') ;
93   fprintf(fid_out,'%s\n', 'M') ;
94   % si iterà su tutta la lunghezza dei vettori di test d'ingresso
95   for row = n_bit_start + 1 : 1 : length(segnale)
96     % viene stampata una riga del vettore di test finale
97     fprintf(fid_out,strcat('%0', n_cifreHEX_dummy , 'd'), 0 );
98     for s = 1 : n_segnali
99       fprintf(fid_out,'%s', ',');
100      fprintf(fid_out,strcat('%0', num2str(n_bit_label(s) / 4 ), 'X'), ...
101          segnale(row,s) );
102    end
103    fprintf(fid_out,'%s\n', '' );
104  end
105  % chiusura dei file contenenti i segnali di test da applicare
106  for s = 1 : n_segnali
107    fclose(fid_in(s));
108  end
109  % chiusura del file di test da applicare alla FPGA
110  fclose(fid_out);
111  % segnalazione di fine creazione del file
112  sound(wavread('drumroll.wav'));
```

```
113 disp('Vettore di test generato correttamente.')
```

E.3 Polifase

Creazione coefficienti

Listato E.3.1: CreaCoeffsFreqSamplScaled.m

```

1 % DESCRIPTION : calcola e confronta l'SRRC Matlab col FreqSampl e
2 % condizionatamente scala i coefficienti
3
4 % pulizia ambiente Matlab
5 clear all ;
6 close all ;
7 clc ;
8 % vengono impostate le caratteristiche del polifase
9 prompt      = {'Frequenza di clock :',
10              'Data Rate :',
11              'Roll Off :',
12              'N° coefficienti del FIR desiderati :',
13              'N° di bit dopo la virgola :',
14              'Scaling :'};
15 title       = 'Caratteristiche del polifase';
16 def         = {'165', '110', '0.35', '19', '11', 'Si'};
17 answer      = inputdlg(prompt, title, 1, def);
18 f_clk       = str2double(answer(1))*10^-6;
19 symbol_rate = str2double(answer(2))*10^-6 / 2;
20 roll_off    = str2double(answer(3));
21 n_coeffs    = str2double(answer(4));
22 n_bit_dopo_virgola = str2double(answer(5));
23 Scaling     = answer(6);
24 % calcolo della interpolazione richiesta
25 SpS          = f_clk/symbol_rate;
26 % carica da file la sequenza dei dati da filtrare
27 fid = fopen('data_in_SRRCxN_tx_I_nrz.dat', 'r');
28 data_in_SRRCxN_tx_I = fscanf(fid, '%f');
29 fclose(fid);
30
31 % ***** MATLAB SRRC *****
32 delay        = 3;
33 input_rate_SRRC = symbol_rate;
34 output_rate_SRRC = f_clk;
35 num_fir      = rcosine(input_rate_SRRC, output_rate_SRRC, 'fir/sqrt', roll_off, delay);
36 % viene filtrata la sequenza d'ingresso
37 data_out_SRRC_matlab = applica_polifase(data_in_SRRCxN_tx_I, SpS, num_fir);
38 % Power Spectral Density plotting
39 [Pyy_matlab, f_out] = pwelch(data_out_SRRC_matlab, [], [], 'onesided', ...
40                                length(data_out_SRRC_matlab) - 1, f_clk);
41 Pyy_matlab_dB = 10*log10(Pyy_matlab);
42 figure;
43 plot(f_out, Pyy_matlab_dB - max(Pyy_matlab_dB));
44 grid;
45 xlim([0 f_clk/2]);
46 ylim([-70 0]);
47 legend(['SRRCx' num2str(SpS), 'Matlab', [num2str(symbol_rate/10^6)] ' MSpS']);
48 xlabel('Frequency (Hz)');
49 ylabel('dB / Hz');
50 figure; impz(num_fir);
51
52 % ***** FreqSampl SRRC *****
53 Ts            = 1/symbol_rate; % tempo di simbolo
54 % risposta in frequenza nell'origine del filtro a radice di coseno rialzato
55 H(1) = sqrt(RaisedCosineResponse(0,roll_off,Ts));
56 % per la simmetria occorrono solo N/2 campioni della risposta in frequenza
57 for k = 1 : (n_coeffs - 1)/2,
58     H(k + 1) = sqrt(RaisedCosineResponse(k*f_clk/n_coeffs, roll_off, Ts));
59     H(n_coeffs - k + 1) = H(k + 1);
60 end
61 % mediante la trasformata di Fourier discreta inversa IDFT viene calcolata la
62 % risposta all'impulso e traslata per garantire la causalità
63 for n = (-n_coeffs - 1)/2 : ((n_coeffs - 1)/2)
64     num_fir_FreqSampl(n + ((n_coeffs - 1)/2) + 1) = H(0 + 1);
65     for m = 1 : (n_coeffs - 1)/2,
66         num_fir_FreqSampl(n + ((n_coeffs - 1)/2) + 1) = ...
67             num_fir_FreqSampl(n + ((n_coeffs - 1)/2) + 1) + ...
68             2*H(m + 1)*cos(2*pi*m*n / n_coeffs);
69     end
70 end
71 % calcolo il fattore di scaling e l'aggiunta al nome del file dei coefficienti
72 if strcmp(Scaling, 'No')
73     % i coefficienti non scalati vengono salvati nel file
74     fid = fopen(strcat('SRRCx', num2str(SpS), '_FreqSampl.dat'), 'w');
75     fprintf(fid, '%20.19f\n', num_fir_FreqSampl);
76 end

```

```

72 %close(fid)
73 % la sequenza dati è applicata all'SRRC progettato campionando in frequenza
74 data_out_SRRC_FreqSampl = ...
75 applica_polifase(data_in_SRRCxN_tx_I, SpS , num_fir_FreqSampl);
76 % Power Spectral Density plotting
77 [Pyy_FreqSampl , f_out] = pwelch(data_out_SRRC_FreqSampl, [] , [] , ...;
78 'onesided', length(data_out_SRRC_FreqSampl) - 1 , f_clk);
79 Pyy_FreqSampl_dB = 10*log10(Pyy_FreqSampl);
80 figure ; plot(f_out,Pyy_FreqSampl_dB - max(Pyy_FreqSampl_dB) );
81 grid ; xlim([0 f_clk/2]) ; ylim([-70 0]);
82 legend(['SRRCx' num2str(SpS)' FreqSampl ...
83 [num2str(symbol_rate/10^6)] 'MSpS']);
84 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
85 figure ; impz(num_fir_FreqSampl) ;
86 else
87 % n° di FIR che effettivamente costituiscono il polifase
88 n_fir = SpS ;
89 % lunghezza massima dei FIR costituenti il polifase
90 max_dim_fir = ceil( n_coefficients / n_fir );
91 % creo una matrice che in ogni riga ha i coefficienti
92 % di uno dei rami del filtro SRRC polifase
93 % la inizializzo per velocizzare il riempimento
94 matrice_dei_fir = zeros(n_fir, max_dim_fir) ;
95 for i = 1 : n_fir % riempio una riga alla volta
96 % estraggo i coefficienti dell'i-esimo fir
97 fir_i = num_fir_FreqSampl(i : n_fir : n_coefficients);
98 %figure ; freqz(fir_i) ; figure ; impz(fir_i) ;
99 % li copio nella matrice dei fir
100 matrice_dei_fir(i , 1:length(fir_i) )= fir_i ;
101 end
102 % sommo i moduli dei coefficienti di ogni FIR
103 for i = 1 : n_fir
104 modulo_i = sum(abs(matrice_dei_fir(i,:)));
105 vettore_moduli(i) = modulo_i ;
106 end
107 % calcolo il fattore di scaling
108 scaling_factor = max(vettore_moduli) / 0.95 ;
109 % viene applicato il fattore di scaling
110 num_fir_FreqSampl_scaled = num_fir_FreqSampl / scaling_factor ;
111 % i coefficienti scalati vengono salvati nel file
112 fid = fopen(strcat('SRRCx',num2str(SpS),'_FreqSampl_scaled.dat'),'w');
113 fprintf(fid,'%20.19f\n', num_fir_FreqSampl_scaled);
114 fclose(fid);
115 % la sequenza dati è applicata all'SRRC coi coefficienti scalati
116 data_out_SRRC_FreqSampl_scaled = applica_polifase(data_in_SRRCxN_tx_I, ...
117 SpS , num_fir_FreqSampl_scaled);
118 % Power Spectral Density plotting
119 [Pyy_FreqSampl_scaled , f_out] = pwelch(data_out_SRRC_FreqSampl_scaled,...;
120 [] , 'onesided', length(data_out_SRRC_FreqSampl_scaled) - 1 , f_clk);
121 Pyy_FreqSampl_scaled_dB = 10*log10(Pyy_FreqSampl_scaled);
122 figure ; plot(f_out,Pyy_FreqSampl_scaled_dB - max(Pyy_FreqSampl_scaled_dB));
123 grid ; xlim([0 f_clk/2]) ; ylim([-70 0]);
124 legend(['SRRCx' num2str(SpS)' FreqSampl scaled ...
125 [num2str(symbol_rate/10^6)] 'MSpS' ]);
126 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
127 figure ; impz(num_fir_FreqSampl_scaled) ;
128 end

```

Listato E.3.2: applica_polifase.m

```

1 % DESCRIPTION : Applica il filtraggio secondo lo schema polifase
2
3 function data_out_polifase=applica_polifase(data_in_polifase,SpS,coefficienti)
4
5 % n° di FIR che costituiscono il polifase
6 n_fir = SpS ;
7 n_symb = length(data_in_polifase) ;
8 % n° di coefficienti del filtro da realizzare
9 n_coefficienti = length(coefficienti) ;
10 % lunghezza massima dei FIR costituenti il polifase
11 max_dim_fir = ceil( n_coefficienti / n_fir );
12 % creo una matrice che in ogni riga ha i coefficienti di uno dei rami del
13 % filtro SRRC polifase
14 matrice_dei_fir = zeros(n_fir, max_dim_fir) ;
15 for i = 1 : n_fir % riempio una riga alla volta
16 % estraggo i coefficienti dell'i-esimo fir
17 fir_i = coefficienti(i : n_fir : n_coefficienti) ;
18 %figure ; freqz(fir_i) ; figure ; impz(fir_i) ;
19 % li copio nella matrice dei fir
20 matrice_dei_fir(i , 1:length(fir_i) )= fir_i ;
21 end
22 % applico la sequenza dati ad ogni fir
23 matrice_fir_out = zeros( n_fir , n_symb );
24 for i = 1 : n_fir
25 matrice_fir_out(i,:)=filter(matrice_dei_fir(i,:),1,data_in_polifase);

```

```

26 end
27 % creo un vettore con le uscite dal filtro prese come le prenderebbe un
28 % multiplexer questo vettore in pratica è il risultato dell'interpolazione
29 data_out_polifase = zeros( 1 , n_symb * n_fir );
30 k = 0 ; % è un puntatore per scandire il vettore da riempire
31 for colonna = 1 : n_symb % considero un simbolo alla volta
32   for riga = 1 : n_fir % ed un fir alla volta
33     k = k + 1 ;
34     data_out_polifase(k) = matrice_fir_out(riga , colonna);
35   end
36 end

```

Listato E.3.3: RaisedCosineResponse.m

```

1 % DESCRIPTION : Calcola la risposta in frequenza del filtro a coseno rialzato
2
3 function [y] = RaisedCosineResponse(f,roll_off,T)
4 if (abs(f) > ((1+roll_off)/(2*T))), 
5   y = 0;
6 elseif (abs(f) > ((1-roll_off)/(2*T))), 
7   y = (T/2)*(1+cos((pi*T/roll_off)*(abs(f)-(1-roll_off)/(2*T)))); 
8 else
9   y = T;
10 end

```

Listato E.3.4: CreaROM.m

```

1 % DESCRIPTION : genera i valori da inserire nella ROM del polifase mediante
2 % il costruttore VHDL case oppure il Constant oppure genera un
3 % file in formato .coe adatto ad essere fornito ad un Core
4 % Xilinx che implementa una BlockRAM
5
6 % Pulizia ambiente Matlab
7 clear all ;
8 close all ;
9 clc ;
10 % vengono impostate le caratteristiche del polifase
11 prompt = {'Interpolazione :', ...
12           'N° di bit dopo la virgola :'};
13 title = 'Caratteristiche del polifase';
14 def = {'3', '11'} ;
15 answer = inputdlg(prompt, title, 1, def) ;
16 SpS = str2double(answer(1));
17 n_bit_dopo_virgola = str2double(answer(2));
18 % scelta tra l'implementazione della ROM con il CASE o con una costante
19 implementazione = questdlg('Scegliere il codice VHDL da generare ','',...
20                           'Selezione implementazione ROM','Case','Costante','BlockRAM','Case');
21 % carico da file il vettore contenente i coefficienti del filtro già scalati
22 fid = fopen(strcat('SRRCx',num2str(SpS),'_FreqSampl_scaled.dat'),'r');
23 num_fir = fscanf(fid,'%f') ;
24 num_fir = num_fir ;
25 fclose(fid);
26 % n° di FIR che costituiscono il polifase
27 n_fir = SpS ;
28 % n° di coefficienti del filtro da realizzare
29 n_coefficienti = length(num_fir) ;
30 % lunghezza massima dei FIR costituenti il polifase
31 max_dim_fir = ceil( n_coefficienti / n_fir ) ;
32 % matrice che in ogni riga ha i coefficienti di uno dei rami del filtro SRRC
33 % inizializzo per velocizzare il riempimento
34 matrice_dei_fir = zeros(n_fir, max_dim_fir) ;
35 for i = 1 : n_fir % riempio una riga alla volta
36   % estraggo i coefficienti dell'i-esimo fir
37   fir_i = num_fir(i : n_fir : n_coefficienti) ;
38   % li copio nella matrice dei fir
39   matrice_dei_fir(i , 1:length(fir_i)) = fir_i ;
40 end
41 % indirizzo della ROM da inserire nel file
42 rom_addr = 0 ;
43 % viene aperto il file nel quale memorizzare i valori della ROM
44 fid = fopen(strcat('SRRCx',num2str(SpS),'ROM_',implementazione,'.dat'),'w');
45 switch(implementazione)
46   case 'BlockRAM',
47     % viene richiesto se generare una RAM zero padded
48     RamPadded = questdlg('Generare una RAM zero padded ','',...
49                           'Selezione tipo ROM','Si','No','Si');
50   % sintassi per il file .coe da fornire al CORE BlockRAM
51   fprintf(fid,'%s\n', 'MEMORY_INITIALIZATION_RADIX=16;');
52   fprintf(fid,'%s\n', 'MEMORY_INITIALIZATION_VECTOR=');
53

```

```

54    end
55    % itero sui fir che costituiscono il polifase
56    %for i = 1 : n_fir
57    for i = n_fir : -1 : 1
58        % viene scritta sul file l'istruzione per l'assegnamento di default
59        % per i valori non assegnati
60        switch(implementazione)
61            case {'Case','Costante'}
62                % aggiungo al file il commento che indica il numero del FIR
63                fprintf(fid,'%s\n', ' ');
64                fprintf(fid,'%s', '-- somme per il FIR ') ;
65                fprintf(fid,'%s\n', num2str(i)) ;
66                fprintf(fid,'%s\n', num2str(n_fir - i)) ;
67            end
68            % calcolo le somme da inserire nel file per il filtro i_esimo
69            % itero su tutte le combinazioni d'ingresso
70            for eing = 0 : 1 : 2^max_dim_fir - 1
71                % la sequenza d'ingresso attuale viene convertita in formato rz +1,0
72                eing_rz = bitget(eing,max_dim_fir:-1:1) ;
73                % la sequenza d'ingresso attuale viene convertita in formato nrz +1,-1
74                eing_nrz = ( -2 .* eing_rz )+ 1 ;
75                % vengono sommati i coefficienti pesati del filtro i_esimo
76                somma = sum( eing_nrz .* matrice_dei_fir(i,:) ) ;
77                % le somme vengono convertite in interi e arrotondate in modo da poter
78                % esser elaborate dal VHDL
79                somma_int = round( somma * 2^n_bit_dopo_virgola ) ;
80                % calcolo l'intero in complemento a due corrispondente alla somma
81                if sign(somma_int) == -1 % coefficiente negativo
82                    somma_int_C2 = 2^(n_bit_dopo_virgola+1) - abs(somma_int); %2^N - |x|
83                else % coefficiente positivo
84                    somma_int_C2 = abs(somma_int); % |x|
85                end
86                % aggiungo al file l'i_esimo valore della somma del fir
87                switch(implementazione)
88                    case 'Case',
89                        % sintassi per il costrutto VHDL Case
90                        fprintf(fid,'%s', 'when ') ;
91                        fprintf(fid,'%d', rom_addr) ;
92                        fprintf(fid,'%s', ' => SRRC_out <= X"') ;
93                        fprintf(fid,'%03X', somma_int_C2) ;
94                        fprintf(fid,'%s\n', "'") ;
95                    case 'Costante',
96                        % sintassi per il costrutto VHDL Constant
97                        fprintf(fid,'%s', 'ROM_value'(X"') );
98                        fprintf(fid,'%03X', somma_int_C2) ;
99                        fprintf(fid,'%s', ") , -- ') ;
100                        fprintf(fid,'%d', rom_addr) ;
101                        fprintf(fid,'%s\n', ',') ;
102                    case 'BlockRAM',
103                        % sintassi per il file .coe da fornire al CORE BlockRAM
104                        fprintf(fid,'%03X', somma_int_C2) ;
105                        fprintf(fid,'%s\n', ',') ;
106                    otherwise, disp('Unknown method.')
107                end
108                % punto alla successiva cella di memoria da riempire
109                rom_addr = rom_addr + 1 ;
110            end
111        end
112        % viene scritta sul file l'istruzione per l'assegnamento di default
113        % per i valori non assegnati
114        switch(implementazione)
115            case 'Case',
116                % sintassi per il costrutto VHDL Case
117                fprintf(fid,'%s\n', 'when OTHERS => SRRC_out <= X"000";');
118            case 'Costante',
119                % sintassi per il costrutto VHDL Constant
120                fprintf(fid,'%s\n', ') ;
121                fprintf(fid,'%s\n', ' OTHERS => ROM_value'(X"000") );';
122            case 'BlockRAM',
123                % se la RAM è padded aggiungo degli 0 che la occupano tutta in questo
124                % modo si possono mettere in un'unica RAM tutti e tre gli SRRC
125                if strcmp(RamPadded, 'Si')
126                    % per l'indirizzamento considero la ROM di dimensioni maggiori
127                    for addr = rom_addr : 1 : 2^(max_dim_fir + round(log2(6))) - 1
128                        fprintf(fid,'%03X', 0) ;
129                        fprintf(fid,'%s\n', ',') ;
130                    end
131                end
132                fprintf(fid,'%s\n', ',') ;
133            otherwise, disp('Unknown method.')
134        end
135        % viene chiuso il file contenente i valori delle somme da porre nella ROM
136        fclose(fid) ; disp('Generato file valori ROM .')

```

Test VHDL

Listato E.3.5: PolyphasePSDVHDLvsPSDMatlab.m

```

1 % DESCRIPTION : Confronta lo spettro della sequenza filtrata tramite il VHDL
2 % con quello della sequenza filtrata tramite Matlab
3
4 % Pulizia ambiente Matlab
5 clear all ;
6 close all ;
7 clc ;
8 % *****IMPOSTAZIONE CARATTERISTICHE DEL MODULATORE *****
9 % vengono impostate le caratteristiche del polifase
10 prompt      = {'Frequenza di clock :',
11                  'Symbol Rate :',
12                  'N° di bit dopo la virgola :'};
13 title       = 'Caratteristiche del polifase';
14 def         = {'40', '40/3', '11'} ;
15 answer      = inputdlg(prompt, title, 1, def) ;
16 f_clk       = str2double(answer(1))*10^6;
17 symbol_rate = eval(char(answer(2)))*10^6;
18 n_bit_dopo_virgola = str2double(answer(3));
19 % viene determinato il valore dell'interpolazione
20 SpS          = f_clk / symbol_rate ;
21 % selezione del file sorgente tra quello prodotto dalla simulazione semplice e
22 % quello della back-annotata
23 file_simulazione = questdlg('Selezionare il nome del file sorgente VHDL :',...
24                               'Selezione simulazione back-annotata o semplice',...
25                               'data_out_SRRCxN_tx_I.dat','TB_data_out_SRRCxN_tx_I.dat',...
26                               'data_out_SRRCxN_tx_I.dat');
27
28 % **** VIENE APPLICATA LA DECOMPOSIZIONE POLIFASE MATLAB DI RIFERIMENTO ****
29 % carica da file la sequenza dei dati da filtrare
30 fid = fopen('data_in_SRRCxN_tx_I_nrz.dat', 'r') ;
31 data_in_SRRCxN_tx_I = fscanf(fid, '%f') ;
32 fclose(fid);
33 % carica da file i coefficienti del filtro polifase
34 fid = fopen(strcat('SRRCx', num2str(SpS), '_FreqSampl_scaled.dat'), 'r') ;
35 num_fir = fscanf(fid, '%f') ;
36 num_fir = num_fir ;
37 fclose(fid)
38 % applica il filtraggio polifase Matlab
39 data_out_SRRCxN_tx_I = applica_polifase(data_in_SRRCxN_tx_I, SpS , num_fir);
40 % con il metodo di Welch viene calcolato lo spettro della sequenza filtrata
41 % mediante il polifase MATLAB
42 [Pyy_Matlab, f_out] = pwelch(data_out_SRRCxN_tx_I, [], [], 'onesided',...
43                                length(data_out_SRRCxN_tx_I) - 1 , f_clk) ;
44 Pyy_dB_Matlab = 10*log10(Pyy_Matlab) ;
45 figure ;
46 plot(f_out, Pyy_dB_Matlab - max(Pyy_dB_Matlab) );
47 grid ;
48 xlim([0 f_clk/2]) ;
49 ylim([-70 0]);
50 legend(['Out SRRCx', num2str(SpS), ' Matlab ', num2str(symbol_rate/1e6), ' MSpS']);
51 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
52
53 % ***** VIENE APPLICATA LA DECOMPOSIZIONE POLIFASE VHDL *****
54 % carica da file la sequenza filtrata dal polifase VHDL
55 fid = fopen(file_simulazione, 'r') ;
56 % viene scartato il primo numero che è un overflow
57 string_unused = fscanf(fid, '%s' , 1);
58 % vengono letti un numero di campioni pari a quelli del polifase Matlab
59 data_out_SRRCxN_tx_I_dec=fscanf(fid, '%f',length(data_in_SRRCxN_tx_I)*SpS);
60 fclose(fid);
61 data_out_SRRCxN_tx_I_VHDL=data_out_SRRCxN_tx_I_dec.*2^(- n_bit_dopo_virgola);
62 % viene prodotta una stringa da aggiungere alla label nel caso di simulazione
63 if strcmp(file_simulazione , 'TB_data_out_SRRCxN_tx_I.dat')
64 tipo_simulazione = 'B.A.' ;
65 else
66 tipo_simulazione = '' ;
67 end
68 % con il metodo di Welch viene calcolato lo spettro della sequenza filtrata
69 % dal polifase VHDL
70 [Pyy_VHDL, f_out]=pwelch(data_out_SRRCxN_tx_I_VHDL, [], [], 'onesided',...
71                                length(data_out_SRRCxN_tx_I_VHDL) - 1 , f_clk) ;
72 Pyy_dB_VHDL = 10*log10(Pyy_VHDL) ;
73 figure ;
74 plot(f_out, Pyy_dB_VHDL - max(Pyy_dB_VHDL) , '-r');
75 grid ;
76 xlim([0 f_clk/2]) ;
77 ylim([-70 0]);
78 legend(['Out SRRCx', num2str(SpS), ' VHDL ', tipo_simulazione,...
79        num2str(symbol_rate/1e6), ' MSpS']);
80 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
81
82 % ***** CONFRONTO SPETTRALE *****
83 % visualizzazione contemporanea dei due spettri
84 figure ;
85 plot(f_out,Pyy_dB_Matlab-max(Pyy_dB_Matlab),'-b',f_out,',...
86                  Pyy_dB_VHDL-max(Pyy_dB_VHDL),'-r');
87 grid ;
88 xlim([0 f_clk/2]) ;
89 ylim([-70 0]);
90 legend(['Out SRRCx', num2str(SpS), ' Matlab ', num2str(symbol_rate/1e6),...

```

```

84      ' MSpS' ],['Out SRRCx', num2str(SpS), ' VHDL ',tipo_simulazione, ...
85      num2str(symbol_rate/1e6), ' MSpS' ] );
86 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
87 % ***** CONFRONTO TEMPORALE *****
88 % n_bits = length (data_out_SRRCxN_tx_I);
89 % N_bit_sfasamento = 8;
90 % [data_out_SRRCxN_tx_I((N_bit_sfasamento+1):n_bits),...
91 %   data_out_SRRCxN_tx_I_VHDL(1:(n_bits - N_bit_sfasamento))]
```

Listato E.3.6: applica_polifase.m

vedi listato(E.3.2)

Test FPGA

Listato E.3.7: VisualizzaPSDPolifaseVHDLFPGAout.m

```

1  % DESCRIPTION : carica da file la sequenza dati filtrata tramite l'FPGA e
2  % ne fa l'analisi spettrale
3
4  % Pulizia ambiente Matlab
5  clear all ;
6  close all ;
7 clc ;
8  % ***** IMPOSTAZIONE CARATTERISTICHE DEL MODULATORE *****
9  % vengono impostate le caratteristiche del polifase
10 prompt      = {'Frequenza di clock :',
11      'Symbol Rate :',
12      'N° di bit dopo la virgola :',
13      'N° di campioni da considerare :'};
14 title       = 'Caratteristiche del polifase';
15 def         = {'40', '40/3', '11', '18000'};
16 answer      = inputdlg(prompt, title, 1, def) ;
17 f_clk       = str2double(answer(1))*10^6;
18 symbol_rate = eval( char(answer(2)) )*10^6;
19 n_bit_dopo_virgola = str2double(answer(3));
20 n_values    = str2double(answer(4));
21 % viene determinato il valore dell'interpolazione
22 SpS         = f_clk / symbol_rate ;
23 % **** VIENE APPLICATA LA DECOMPOSIZIONE POLIFASE MATLAB DI RIFERIMENTO ****
24 % carica da file la sequenza dei dati da filtrare
25 fid = fopen('data_in_SRRCxN_tx_I_nrz.dat', 'r') ;
26 data_in_SRRCxN_tx_I = fscanf(fid,'f') ;
27 fclose(fid);
28 % carica da file i coefficienti del filtro polifase
29 fid = fopen(strcat('SRRCx',num2str(SpS),'_FreqSampl_scaled.dat'), 'r') ;
30 num_fir = fscanf(fid,'%f')
31 num_fir = num_fir';
32 fclose(fid);
33 % applica il filtraggio polifase Matlab
34 data_out_SRRCxN_tx_I = applica_polifase(data_in_SRRCxN_tx_I, SpS , num_fir);
35 % con il metodo di Welch viene calcolato lo spettro della sequenza
36 % filtrata dal polifase MATLAB
37 [Pyy_Matlab, f_out] = pwelch(data_out_SRRCxN_tx_I, [], [], 'onesided',...
38                               length(data_out_SRRCxN_tx_I)-1 , f_clk) ;
39 Pyy_dB_Matlab = 10*log10(Pyy_Matlab);
40 figure ;
41 plot(f_out, Pyy_dB_Matlab - max(Pyy_dB_Matlab) , '-b');
42 grid ;
43 xlim([0 f_clk/2]) ;
44 ylim([-70 0]);
45 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
46 % ***** ELABORAZIONE DELLA SEQUENZA FILTRATA DALL'FPGA *****
47 % carica la sequenza proveniente dall'analizzatore di stati logici
48 fid = fopen('file_out.txt', 'r');
49 % vengono scartate le prime 7 stringhe
50 string_unuseful = fscanf(fid, '%s' , 7);
51 % viene prelevata la stringa che indica il formato
52 formato = fscanf(fid, '%s' , 1);
53 % viene scartata una stringa con tutti -
```

```

53 string_unuseful = fscanf(fid, '%s', 1);
54 % i dati vengono letti dal file nel giusto formato
55 switch(formato)
56 case 'Hex',
57     value_int_C2 = fscanf(fid, '%x' , n_values) ;
58 case 'Decimal'
59     value_int_C2 = fscanf(fid, '%f' , n_values) ;
60 end
61 fclose(fid);
62 % converte l'intero unsigned in complemento a due in un intero con segno
63 value_int = zeros(n_values,1);
64 for i = 1 : 1 : n_values
65 if bitget( value_int_C2(i) , 12 ) == 1 % valore negativo
66     %  $x_{C2} = 2^N - |x|$ 
67     value_int(i) = -( 2^(n_bit_dopo_virgola+1) - value_int_C2(i) );
68 else
69     value_int(i) = value_int_C2(i); % coefficiente positivo
70 end
71 end
72 % converte da intero con segno a numero reale con segno
73 value_real = value_int.* 2^(-n_bit_dopo_virgola);
74 data_out_SRRCxN_tx_I_FPGA = value_real;
75 % con il metodo di Welch viene calcolato lo spettro della sequenza
76 % filtrata dal polifase VHDL e plottata
77 [Pyy_FPGA, f_out] = Welch(data_out_SRRCxN_tx_I_FPGA, [], [], ...
78 'onesided', length(data_out_SRRCxN_tx_I_FPGA) - 1, f_clk);
79 Pyy_dB_FPGA = 10*log10(Pyy_FPGA);
80 figure; plot(f_out, Pyy_dB_FPGA - max(Pyy_dB_FPGA), '-r');
81 grid; xlim([0 f_clk/2]); ylim([-70 0]);
82 legend(['Out SRRCx', num2str(SpS), ' FPGA', ...
83 num2str(symbol_rate/1e6), ' Msps'], 'r');
84 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
85
86 % ***** CONFRONTO SPETTRALE *****
87 % visualizzazione contemporanea dei due spettri
88 figure;
89 plot(f_out, Pyy_dB_Matlab - max(Pyy_dB_Matlab), '-b', f_out, ...
90 Pyy_dB_FPGA - max(Pyy_dB_FPGA), '-r');
91 grid; xlim([0 f_clk/2]); ylim([-70 0]);
92 legend(['Out SRRCx', num2str(SpS), ' Matlab', ...
93 num2str(symbol_rate/1e6), ' Msps'], 'b');
94 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
95
96 % ***** CONFRONTO TEMPORALE *****
97 % n_bits = length(data_out_SRRCxN_tx_I);
98 % N_bit_sfasamento = 8;
99 % [data_out_SRRCxN_tx_I((N_bit_sfasamento+1):n_bits),
100 %      data_out_SRRCxN_tx_I_FPGA(1:(n_bits - N_bit_sfasamento))]
```

Listato E.3.8: applica_polifase.m

vedi listato (E.3.2)

E.4 Modulatore

Tabella e grafico BER

Listato E.4.1: CreaTabellaBER.m

```

1 % MODULE NAME : CreaTabellaBER.m
2 % DESCRIPTION : Crea una tabella ed un grafico del BER in funzione di Eb/No
3
4 % Pulizia ambiente Matlab
5 clear all;
6 close all;
7clc;
8 % *****
```

```

9 % ***** IMPOSTAZIONE CARATTERISTICHE MISURA *****
10 % ***** ***** ***** ***** ***** ***** ***** *****
11 prompt = {'Frequenza di clock :',
12       'Data Rate :',
13       'Eb/No minimo (dB) :',
14       'Eb/No massimo (dB) :',
15       'N° di ripetizioni per ogni valore di Eb/No :'};
16 title = ,Impostazione della simulazione Modem QPSK';
17 def = {'165', '110', '2', '6', '2'};
18 answer = inputdig(prompt, title, 1, def);
19 f_clk = str2double(answer(1))*10^6;
20 data_rate = str2double(answer(2))*10^6;
21 EbNo_dB_min = str2double(answer(3));
22 EbNo_dB_max = str2double(answer(4));
23 Repeat = str2double(answer(5));
24
25 % messaggio per rassicurare l'operatore, qualcosa si muove anche se non sembra
26 disp('..elaborazione della tabella dei BER in corso')
27 disp(',');
28 disp(',');
29 % iterazione sui diversi valori di EbNo_dB
30 for EbNo_dB = EbNo_dB_min : 1 : EbNo_dB_max
31   EbNo = 10.^ (EbNo_dB/10);
32   expBER = 0.5 .* erfc(sqrt(EbNo));
33   expBER_vect(EbNo_dB + 1 - EbNo_dB_min) = expBER;
34   n_bits = 60 * 12 .* round([1 ./ expBER] ./ 12);
35   if n_bits < 12000 ;
36     n_bits = 12000 ;
37   end
38   for i = 1:1:Repeat
39     [n_bit_errati , BER] = calcolaBER(n_bits , EbNo_dB, f_clk , data_rate);
40     temp_BER(i) = BER;
41   end
42   BER_vect(EbNo_dB + 1 - EbNo_dB_min) = ( sum(temp_BER) )/ Repeat;
43 end
44 % Viene plottato il BER teorico affiancato al BER sperimentale
45 EbNo_dB = [EbNo_dB_min : 1 : EbNo_dB_max];
46 semilogy(EbNo_dB(:), BER_vect,'b-' , EbNo_dB(:), expBER_vect, 'r-');
47 legend('BER sperimentale ','BER Teorico',0); grid on;
48 xlabel('EbNo (dB)');
49 ylabel('BER');
50 disp(' Eb/No BER teorico BER sperimentale')
51 [EbNo_dB' expBER_vect' BER_vect']

```

Listato E.4.2: calcolaBER.m

```

1 % MODULE NAME : Modulatore QPSK con applica_polifase SRRC.m
2 % DESCRIPTION : Funzione per la misura del BER
3 % DATE : 19-10-2001
4
5 function [n_bit_errati_Matlab , BER_Matlab] = ...
6   BER_sperimentale(n_bits , EbNo_dB , f_clk , data_rate)
7
8 %%%%%% IMPOSTAZIONE MODULATORE %%%%%%
9 symbol_rate = data_rate / 2 ;
10 SpS = f_clk / symbol_rate ;
11 n_symb = n_bits / 2 ;
12 n_sample = n_symb * SpS ;
13
14 % crea un vettore di bits randomici
15 bit_tx = randint(n_bits, 1, [0 1] );
16 n_bits_tx = length(bit_tx) ;
17
18 %%%%%% MODULAZIONE %%%%%%
19 % carica da file i coefficienti del filtro polifase
20 fid = fopen(strcat('SRRCx', num2str(SpS), '_FreqSampl_scaled.dat'), 'r');
21 num_fir = fscanf(fid,'%f') ;
22 num_fir = num_fir;
23 fclose(fid);
24 % viene creato il vettore dei bit pari e quello dei bit dispari
25 bit_tx_I = bit_tx(1 : 2 : n_bits_tx) ;
26 bit_tx_Q = bit_tx(2 : 2 : n_bits_tx) ;
27 % si passa dalla codifica RZ alla codifica NRZ
28 data_in_SRRCxN_tx_I_Matlab = -2*bit_tx_I + 1 ;
29 data_in_SRRCxN_tx_Q_Matlab = -2*bit_tx_Q + 1 ;
30 % applica il filtraggio polifase Matlab
31 data_out_SRRCxN_tx_I_Matlab = applica_polifase(data_in_SRRCxN_tx_I_Matlab, ...
32 SpS , num_fir);
33 data_out_SRRCxN_tx_Q_Matlab = applica_polifase(data_in_SRRCxN_tx_Q_Matlab, ...
34 SpS , num_fir);
35 % Vengono generati i campioni di seno e coseno considerando f_IF = f_clk / 4
36 % n° di campioni da generare per le portanti
37 n_sample = length(data_out_SRRCxN_tx_I_Matlab);
38 % periodo di campionamento
39 t_clk = 1 / f_clk ;
40 % istanti di campionamento

```

```

41 t      = 0 : t_clk : (n_sample-1)*t_clk ;
42 % incrementi di fase
43 theta = 2*pi*(f_clk/4)*t ;
44 % generazione di un coseno ;
45 coseno = [cos(theta)] ;
46 % generazione di un seno
47 seno = [sin(theta)] ;
48 data_out_QPSK_Mod_Matlab = [coseno .* data_out_SRRCxN_tx_I_Matlab] - ...
49                                [seno .* data_out_SRRCxN_tx_Q_Matlab] ;
50 %%%%%% EFFETTO DEL CANALE %%%%%%
51 data_in_QPSK_DeMod_Matlab = awgn(data_out_QPSK_Mod_Matlab, ...
52 EbNo_dB + 10*log10(0.5.*SpS), 'measured', [], 'dB') ;
53 %%%%%% DEMODULAZIONE %%%%%%
54 % il segnale in banda traslata viene suddiviso nelle componenti in banda base
55 data_in_SRRCxN_rx_I_Matlab = coseno .* data_in_QPSK_DeMod_Matlab ;
56 data_in_SRRCxN_rx_Q_Matlab = -seno .* data_in_QPSK_DeMod_Matlab ;
57 % applico il filtro adattato ad entrambe le componenti
58 data_out_SRRCxN_rx_I_Matlab = filter(num_fir, 1 , data_in_SRRCxN_rx_I_Matlab);
59 data_out_SRRCxN_rx_Q_Matlab = filter(num_fir, 1 , data_in_SRRCxN_rx_Q_Matlab);
60 data_I_Q_rx_Matlab = ...
61      [data_out_SRRCxN_rx_I_Matlab' data_out_SRRCxN_rx_Q_Matlab'];
62 % viene effettuato uno sfasamento, una decimazione ed applicato il decisore
63 symbols_Matlab = demodmap(data_I_Q_rx_Matlab , [symbol_rate 1] , f_clk , ...
64      'qask', 4) ;
65 % l'uscita del decisore viene convertita in formato NRZ
66 for n = 1:length(symbols_Matlab)
67     switch symbols_Matlab(n)
68         case 0
69             symbols_I_Matlab(n) = 1 ; symbols_Q_Matlab(n) = 1 ;
70         case 1
71             symbols_I_Matlab(n) = -1 ; symbols_Q_Matlab(n) = 1 ;
72         case 2
73             symbols_I_Matlab(n) = 1 ; symbols_Q_Matlab(n) = -1 ;
74         case 3
75             symbols_I_Matlab(n) = -1 ; symbols_Q_Matlab(n) = -1 ;
76     end
77 end
78 % si passa dalla codifica NRZ alla codifica RZ
79 bit_rx_I_Matlab = ( symbols_I_Matlab - 1 ) / (-2) ;
80 bit_rx_Q_Matlab = ( symbols_Q_Matlab - 1 ) / (-2) ;
81 % dai simboli si riottiene la sequenza composta da bit I e Q alternati
82 bit_rx_Matlab = 4*ones(1 , n_bits_tx) ;
83 bit_rx_Matlab(1 : 2 : n_bits_tx) = bit_rx_I_Matlab ;
84 bit_rx_Matlab(2 : 2 : n_bits_tx) = bit_rx_Q_Matlab ;
85 % viene compensato lo sfasamento tra la sequenza trasmessa e quella ricevuta
86 N_bit_sfasamento_Matlab = 12 ;
87 [n_bit_errati_Matlab BER_Matlab] = ...
88     biterr(bit_tx(1:(n_bits_tx - N_bit_sfasamento_Matlab)), ...
89     bit_rx_Matlab(N_bit_sfasamento_Matlab + 1):n_bits_tx)) ;
90

```

Listato E.4.3: applica_polifase.m

vedi listato(E.3.2)

Test VHDL

Listato E.4.4: QPSKModemPSDeBERVHDLvsMatlab.m

```

1 % DESCRIPTION : Confronta lo spettro ed il BER della sequenza modulata
2 % tramite il VHDL con quello Matlab
3
4 % Pulizia ambiente Matlab
5 clear all ;
6 close all ;
7 clc ;
8 % ***** IMPOSTAZIONE CARATTERISTICHE DEL MODEM *****
9 % ***** = {'Frequenza di clock :',
10 prompt
11

```

```

12          'Symbol Rate :',
13          'n° di bit dopo la virgola :',
14          'Eb/No (dB)' );
15 title      = 'Impostazione della simulazione Modem QPSK';
16 def        = {'40', '40/3', '11', '6'} ;
17 answer    = inputdlg(prompt, title, 1, def) ;
18 f_clk     = str2double(answer(1))*10^-6;
19 symbol_rate = eval( char(answer(2)) )*10^-6;
20 n_bit_dopo_virgola = str2double(answer(3));
21 EbNo_dB   = str2double(answer(4));
22 EbNo     = 10^(EbNo_dB/10);
23 % viene determinato il valore dell'interpolazione
24 SpS     = f_clk / symbol_rate ;
25 % selezione del file sorgente tra quello prodotto dalla simulazione semplice e
26 % quello della back-annotata
27 file_simulazione = questdlg('Selezionare il nome del file sorgente VHDL :',...
28                             'Selezione simulazione back-annotata o semplice',
29                             'data_out_QPSK_modulator.dat', 'TB_data_out_QPSK_modulator.dat',...
30                             'data_out_QPSK_modulator.dat');
31
32 % **** MODEM QPSK MATLAB DI RIFERIMENTO ****
33 % ***** MODULAZIONE ***** MODULAZIONE *****
34 % carica da file i coefficienti del filtro polifase
35 fid       = fopen( strcat('SRRCx', num2str(SpS), '_FreqSampl_scaled.dat'), 'r' );
36 num_fir   = fscanf(fid, '%f') ;
37 num_fir   = num_fir' ;
38 fclose(fid) ;
39 % carica da file la sequenza randomica da modulare
40 fid       = fopen('bit_tx.dat', 'r') ;
41 bit_tx    = fscanf(fid, '%f') ;
42 fclose(fid) ;
43 n_bits_tx = length(bit_tx) ;
44 % viene creato il vettore dei bit pari e quello dei bit dispari
45 bit_tx_I = bit_tx(1 : 2 : n_bits_tx) ;
46 bit_tx_Q = bit_tx(2 : 2 : n_bits_tx) ;
47 % si passa dalla codifica RZ alla codifica NRZ
48 data_in_SRRCxN_tx_I_Matlab = -2*bit_tx_I + 1 ;
49 data_in_SRRCxN_tx_Q_Matlab = -2*bit_tx_Q + 1 ;
50 % applica il filtraggio polifase Matlab
51 data_out_SRRCxN_tx_I_Matlab = applica_polifase(data_in_SRRCxN_tx_I_Matlab, ...
52                                                 SpS, num_fir);
53 data_out_SRRCxN_tx_Q_Matlab = applica_polifase(data_in_SRRCxN_tx_Q_Matlab, ...
54                                                 SpS, num_fir);
55 % Vengono generati i campioni di seno e coseno considerando f_IF = f_clk / 4
56 % n° di campioni da generare per le portanti
57 n_sample = length(data_out_SRRCxN_tx_I_Matlab);
58 % periodo di campionamento
59 t_clk = 1 / f_clk ;
60 % istanti di campionamento
61 t = 0 : t_clk : (n_sample-1)*t_clk ;
62 % incrementi di fase
63 theta = 2*pi*(f_clk/4)*t ;
64 % generazione di un coseno
65 coseno = [cos(theta)] ;
66 % generazione di un seno
67 seno = [sin(theta)] ;
68
69 data_out_QPSK_Mod_Matlab = [coseno .* data_out_SRRCxN_tx_I_Matlab] - ...
70 [seno .* data_out_SRRCxN_tx_Q_Matlab] ;
71 % spettro del segnale QPSK modulato tramite Matlab
72 [Pyy_Mod_Matlab, f_out] = pwelch(data_out_QPSK_Mod_Matlab, [], [], ...
73 'onesided', length(data_out_QPSK_Mod_Matlab) - 1, f_clk) ;
74 Pyy_Mod_Matlab_dB = 10*log10(Pyy_Mod_Matlab) ;
75 figure ; plot(f_out, Pyy_Mod_Matlab_dB - max(Pyy_Mod_Matlab_dB)) ;
76 grid ; xlim([0 f_clk/2]) ; ylim([-60 0]);
77 legend(['Out QPSK Modem Matlab', num2str(2*symbol_rate/1e6), ' Mbps'], 3);
78 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
79
80 % EFFETTO DEL CANALE %
81 data_in_QPSK_DeMod_Matlab = awgn(data_out_QPSK_Mod_Matlab, ...
82 EbNo_dB + 10*log10(2) - 10*log10(0.5.*SpS), 'measured', [], 'dB');
83 % viene calcolata e plottata la densità spettrale di potenza del segnale
84 % QPSK affetto da rumore
85 [Pyy_DeMod_in_Matlab, f_out] = pwelch(data_in_QPSK_DeMod_Matlab, [], [], ...
86 'onesided', length(data_in_QPSK_DeMod_Matlab) - 1, f_clk) ;
87 Pyy_DeMod_in_Matlab_dB = 10*log10(Pyy_DeMod_in_Matlab) ;
88 figure ; plot(f_out, Pyy_DeMod_in_Matlab_dB - max(Pyy_DeMod_in_Matlab_dB));
89 grid ; xlim([0 f_clk/2]);
90 legend(['In QPSK DeMod Matlab', num2str(2*symbol_rate/1e6), ' MbpS'], 3);
91 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
92
93 % DEMODULAZIONE %
94 % il segnale in banda traslata viene suddiviso nelle componenti in banda base
95 data_in_SRRCxN_rx_I_Matlab = coseno .* data_in_QPSK_DeMod_Matlab ;
96 data_in_SRRCxN_rx_Q_Matlab = -seno .* data_in_QPSK_DeMod_Matlab ;
97 % applico il filtro adattato ad entrambe le componenti
98 data_out_SRRCxN_rx_I_Matlab = filter(num_fir, 1, data_in_SRRCxN_rx_I_Matlab);
99 data_out_SRRCxN_rx_Q_Matlab = filter(num_fir, 1, data_in_SRRCxN_rx_Q_Matlab);
100
```

```

102 % diagramma ad occhio della sequenza I ricevuta
103 eyediagram(data_out_SRRCxN_rx_I_Matlab(601:2400) , SpS , 1/symbol_rate , 2);
104 data_I_Q_rx_Matlab = ...
105     [data_out_SRRCxN_rx_I_Matlab' data_out_SRRCxN_rx_Q_Matlab'];
106 % scatterplot del segnale ricevuto
107 scatterplot(data_I_Q_rx_Matlab , SpS , 2) ;
108 % viene effettuato uno sfasamento, una decimazione ed applicato il decisore
109 symbols_Matlab = demodmap(data_I_Q_rx_Matlab , [symbol_rate 1] , f_clk , ...
110     'qask' , 4) ;
111 % l'uscita del decisore viene convertita in formato NRZ
112 for n = 1:length(symbols_Matlab)
113     switch symbols_Matlab(n)
114         case 0
115             symbols_I_Matlab(n) = 1 ; symbols_Q_Matlab(n) = 1 ;
116         case 1
117             symbols_I_Matlab(n) = -1 ; symbols_Q_Matlab(n) = 1 ;
118         case 2
119             symbols_I_Matlab(n) = 1 ; symbols_Q_Matlab(n) = -1 ;
120         case 3
121             symbols_I_Matlab(n) = -1 ; symbols_Q_Matlab(n) = -1 ;
122     end
123 end
124 % si passa dalla codifica NRZ alla codifica RZ
125 bit_rx_I_Matlab = ( symbols_I_Matlab - 1 ) / (-2) ;
126 bit_rx_Q_Matlab = ( symbols_Q_Matlab - 1 ) / (-2) ;
127 % dai simboli si ricottiene la sequenza composta da bit I e Q alternati
128 bit_rx_Matlab = 4*ones(1 , n_bits_tx) ;
129 bit_rx_Matlab(1 : 2 : n_bits_tx) = bit_rx_I_Matlab ;
130 bit_rx_Matlab(2 : 2 : n_bits_tx) = bit_rx_Q_Matlab ;
131 % viene compensato lo sfasamento tra la sequenza trasmessa e quella ricevuta
132 N_bit_sfasamento_Matlab = 12 ;
133 [n_bit_errati_Matlab BER_Matlab] = ...
134     biterr(bit_tx(1:(n_bits_tx - N_bit_sfasamento_Matlab)),...
135         bit_rx_Matlab( (N_bit_sfasamento_Matlab + 1):n_bits_tx));...
136 disp([' % Risultati Modulatore Matlab -> Demodulatore Matlab ']);
137 disp(['N° di bit di sfasamento : ' num2str(N_bit_sfasamento_Matlab)]);
138 disp(['N° di bit errati : ' num2str(n_bit_errati_Matlab)]);
139 disp(['BER : ' : num2str(BER_Matlab)]);
140 % viene calcolato il valore dello sfasamento per il quale si ha la minore BER
141 for N_bit_sfasamento_Matlab = 1:1:15
142     [n_bit_errati_Matlab(N_bit_sfasamento_Matlab) ...
143         BER_Matlab(N_bit_sfasamento_Matlab)] = ...
144         biterr(bit_tx(1:(n_bits_tx - N_bit_sfasamento_Matlab)),...
145             bit_rx_Matlab( (N_bit_sfasamento_Matlab + 1):n_bits_tx));...
146     disp(',');
147     disp(['N° di bit di sfasamento : ' num2str(N_bit_sfasamento_Matlab)]);
148     disp(['N° di bit errati : ' ...
149         num2str(n_bit_errati_Matlab(N_bit_sfasamento_Matlab))]);
150     disp(['BER : ' ...
151         num2str(BER_Matlab(N_bit_sfasamento_Matlab))]);
152 end
153 [ber_Matlab , N_bit_sfasamento_Matlab] = min(BER_Matlab) ;
154 disp(',');
155 disp(',');
156 disp(['BER minima : ' num2str(ber_Matlab)]);
157 disp(['N° di bit errati : ' ...
158         num2str(n_bit_errati_Matlab(N_bit_sfasamento_Matlab))]);
159 disp(['Sfasamento : ' num2str(N_bit_sfasamento_Matlab)]);
160 % Visualizza il valore teorico per il BER
161 theoretical_BER = 0.5 .* erfc(sqrt(EbNo));
162 disp(',');
163 disp(['BER teorico : ' num2str(theoretical_BER)]);
164 disp(',');
165 % **** MODULATORE QPSK VHDL E DEMODULATORE MATLAB ****
166 % carica da file la sequenza modulata tramite il VHDL
167 fid = fopen(file_simulazione , 'r') ;
168 % viene scartato il primo numero che è un overflow
169 string_unuseful = fscanf(fid , '%s' , 1);
170 % vengono letti un numero di campioni pari a quelli del polifase Matlab
171 data_out_QPSK_Mod_dec = fscanf(fid , '%f' , ...
172     length(data_in_SRRCxN_tx_I_Matlab) * SpS);
173 fclose(fid);
174 data_out_QPSK_Mod_VHDL = data_out_QPSK_Mod_dec .* 2^(- n_bit_dopo_virgola);
175 % viene prodotta una stringa da aggiungere alla label nel caso di simulazione
176 % back-annotata
177 if strcmp(file_simulazione , 'TB_data_out_QPSK_modulator.dat')
178     tipo_simulazione = 'B.A.' ;
179 else
180     tipo_simulazione = '' ;
181 end
182 tipo_simulazione = '';
183 % spettro del segnale QPSK modulato tramite il VHDL
184 [Pyy_Mod_VHDL , f_out] = Welch(data_out_QPSK_Mod_VHDL,[],[],'onesided',...
185     length(data_out_QPSK_Mod_VHDL) - 1 , f_clk) ;
186 Pyy_Mod_VHDL_dB = 10*log10(Pyy_Mod_VHDL) ;
187 figure ; plot(f_out , Pyy_Mod_VHDL_dB - max(Pyy_Mod_VHDL_dB) , '-r');
188 grid ; xlim([0 f_clk/2]) ; ylim([-60 0]);
189 legend(['Out QPSK Modem VHDL' , tipo_simulazione , ...
190     'QPSK Modem VHDL']);

```

```

192 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
194 %////////////////////////////////////////////////////////////////// EFFETTO DEL CANALE %////////////////////////////////////////////////////////////////
195 data_in_QPSK_DeMod_VHDL = awgn(data_out_QPSK_Mod_VHDL, EbNo_dB +10*log10(2)...
196                                     10*log10(0.5.*SpS), 'measured', [], 'dB');
197 % viene calcolata e plottata la densità spettrale di potenza del segnale QPSK
198 % effetto da rumore
199 [Pyy_DeMod_in_VHDL , f_out] = pwelch(data_in_QPSK_DeMod_VHDL, [] , [] ,
200                                         'onesided', length(data_in_QPSK_DeMod_VHDL) - 1 , f_clk); ...
201 Pyy_DeMod_in_VHDL_dB = 10*log10(Pyy_DeMod_in_VHDL);
202 figure ; plot(f_out , Pyy_DeMod_in_VHDL_dB-max(Pyy_DeMod_in_VHDL_dB),'r') ;
203 grid ; xlim([0 f_clk/2])
204 legend{[In QPSK Mod VHDL', num2str(2*symbol_rate/1e6) , ' MbpS'] , 3) ;
205 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
206
207 %//////////////////////////////////////////////////////////////// DEMODULAZIONE %////////////////////////////////////////////////////////////////
208 % PROCEDURA PER L' ALLINEAMENTO DEL DEMODULATORE :
209 % Il demodulatore è suscettibile a tre variabili :
210 % quadrante_iniziale , offset_demodmap , N_bit_sfasamento_VHDL
211 % a) togliere il commento dal ciclo FOR che itera su N_bit_sfasamento_VHDL
212 % b) assegnare quadrante_iniziale = 0
213 % c) far partire la simulazione, alla fine si ha il minimo BER e il
214 % corrispondente N_bit_sfasamento_VHDL
215 % d) fare lo stesso variando per i valori 1, 2, 3 di quadrante_iniziale
216 % e) fissando il valore minimo per quadrante_iniziale e N_bit_sfasamento_VHDL
217 % ricercare il minimo di offset_demodmap
218
219 % Vengono generati i campioni di seno e coseno considerando f_IF = f_clk / 4
220 quadrante_iniziale = 1 ;
221 % incrementi di fase
222 theta_rx_VHDL = 2*pi*(f_clk/4)*t + quadrante_iniziale*pi/2 ;
223 coseno_rx_VHDL = [cos(theta_rx_VHDL)] ; % generazione del coseno
224 seno_rx_VHDL = [sin(theta_rx_VHDL)] ; % generazione del seno
225 % il segnale in banda traslata viene suddiviso nelle componenti in banda base
226 data_in_SRRCxN_rx_I_VHDL = coseno_rx_VHDL .* data_in_QPSK_DeMod_VHDL ;
227 data_in_SRRCxN_rx_Q_VHDL = -seno_rx_VHDL .* data_in_QPSK_DeMod_VHDL ;
228 % applico il filtro adattato ad entrambe le componenti
229 data_out_SRRCxN_rx_I_VHDL = filter(num_fir , 1 , data_in_SRRCxN_rx_I_VHDL);
230 data_out_SRRCxN_rx_Q_VHDL = filter(num_fir , 1 , data_in_SRRCxN_rx_Q_VHDL);
231 % diagramma ad occhio della sequenza I ricevuta
232 %eyediagramm (data_out_SRRCxN_rx_I_VHDL(601:2400) , SpS , 1/symbol_rate , 3 , '-r');
233 data_I_Q_rx_VHDL = [data_out_SRRCxN_rx_I_VHDL' data_out_SRRCxN_rx_Q_VHDL'];
234 % scatterplot del segnale ricevuto
235 %scatterplot (data_I_Q_rx_VHDL , SpS , 3) ;
236 % viene effettuato uno sfasamento, una decimazione ed applicato il decisore
237 offset_demodmap = 1 ;
238 symbols_VHDL = demodmap(data_I_Q_rx_VHDL , [symbol_rate offset_demodmap] ,
239                           f_clk , 'qask' , 4);
240 % l'uscita del decisore viene convertita in formato NRZ
241 for n = 1:length(symbols_VHDL)
242     switch symbols_VHDL(n)
243         case 0
244             symbols_I_VHDL(n) = 1 ; symbols_Q_VHDL(n) = 1 ;
245         case 1
246             symbols_I_VHDL(n) = -1 ; symbols_Q_VHDL(n) = 1 ;
247         case 2
248             symbols_I_VHDL(n) = 1 ; symbols_Q_VHDL(n) = -1 ;
249         case 3
250             symbols_I_VHDL(n) = -1 ; symbols_Q_VHDL(n) = -1 ;
251     end
252 end
253 % si passa dalla codifica NRZ alla codifica RZ
254 bit_rx_I_VHDL = ( symbols_I_VHDL - 1 ) / (-2) ;
255 bit_rx_Q_VHDL = ( symbols_Q_VHDL - 1 ) / (-2) ;
256 % dai simboli si riottiene la sequenza composta da bit I e Q alternati
257 bit_rx_VHDL = 4*ones(1 , n_bits_tx) ;
258 bit_rx_VHDL(1 : 2 : n_bits_tx) = bit_rx_I_VHDL ;
259 bit_rx_VHDL(2 : 2 : n_bits_tx) = bit_rx_Q_VHDL ;
260 % viene compensato lo sfasamento tra la sequenza trasmessa e quella ricevuta
261 N_bit_sfasamento_VHDL = 16;
262 [n_bit_errati_VHDL BER_VHDL] = ...
263     biterr(bit_tx(1:(n_bits_tx - N_bit_sfasamento_VHDL)) , ...
264             bit_rx_VHDL( (N_bit_sfasamento_VHDL + 1):n_bits_tx));
265 disp([' Risultato Modulatore VHDL -> Demodulatore Matlab ']);
266 disp(['N° di bit di sfasamento : ' num2str(N_bit_sfasamento_VHDL)]);
267 disp(['N° di bit errati : ' num2str(n_bit_errati_VHDL)]);
268 disp(['BER : ' num2str(BER_VHDL)]);
269 % viene calcolato il valore dello sfasamento per il quale si ha la minore BER
270 for N_bit_sfasamento_VHDL = 1:1:30
271     [n_bit_errati_VHDL N_bit_sfasamento_VHDL] BER_VHDL(N_bit_sfasamento_VHDL)]...
272         = biterr(bit_tx(1:(n_bits_tx - N_bit_sfasamento_VHDL)) , ...
273                 bit_rx_VHDL( (N_bit_sfasamento_VHDL + 1):n_bits_tx));
274     disp(',');
275     disp(['N° di bit di sfasamento : ' num2str(N_bit_sfasamento_VHDL)]);
276     disp(['N° di bit errati : ' ...
277           num2str(n_bit_errati_VHDL(N_bit_sfasamento_VHDL))]);
278     disp(['BER : ' num2str(BER_VHDL(N_bit_sfasamento_VHDL))]);
279 end
280 [ber_VHDL , N_bit_sfasamento_VHDL] = min(BER_VHDL) ;

```

```

282 disp(' ');
283 disp(' ');
284 disp(['BER minima : ' num2str(ber_VHDL)]);
285 disp(['N° di bit errati : ' num2str(n_bit_errati_VHDL(N_bit_sfasamento_VHDL))]);
286 disp(['Sfasamento : ' num2str(N_bit_sfasamento_VHDL)]);
287 % Visualizza il valore teorico per il BER
288 theoretical_BER = 0.5 .* erfc(sqrt(EbNo));
289 disp('');
290 disp(['BER teorico : ' num2str(theoretical_BER)]);
291 disp('');
292 % **** CONFRONTO MODULATORI ****
293 % **** CONFRONTO SPETTRALE ****
294 % visualizzazione contemporanea dei due spettri
295 figure; plot(f_out, Pyy_Mod_Matlab_dB - max(Pyy_Mod_Matlab_dB), '-r');
296 grid; xlim([0 f_clk/2]); ylim([-60 0]);
297 legend(['Out QPSK Modem Matlab', num2str(2*symbol_rate/1e6), ' Mbps', ...
298         'Out QPSK Modem VHDL', tipo_simulazione, num2str(2*symbol_rate/1e6), ...
299         ' Mbps'], 3);
300 xlabel('Frequency (Hz)'), ylabel('dB / Hz');
301 % CONFRONTO TEMPORALE %
302 % n_bits = 1000;
303 % N_bit_sfasamento = 7;
304 % [data_out_QPSK_Mod_Matlab(1:(n_bits - N_bit_sfasamento)), ...
305 %      data_out_QPSK_Mod_VHDL((N_bit_sfasamento+1):n_bits)] ...
306

```

Listato E.4.5: applica_polifase.m

vedi listato([E.3.2](#))

Test FPGA

Listato E.4.6: QPSKModemPSDFPGAvsPSDMatlab.m

```

1 % DESCRIPTION : Confronta lo spettro della sequenza modulata tramite il VHDL
2 % con quello della sequenza modulata tramite Matlab
3
4 % Pulizia ambiente Matlab
5 clear all;
6 close all;
7 clc;
8 % ***** IMPOSTAZIONE CARATTERISTICHE DEL MODULATORE *****
9 % vengono impostate le caratteristiche del modulatore
10 prompt = {'Frequenza di clock :',
11         'Symbol Rate :',
12         'N° di bit dopo la virgola :',
13         'N° di campioni da considerare :'};
14 title = 'Caratteristiche del modulatore';
15 def = {'40', '40/3', '11', '18000'};
16 answer = inputdlg(prompt, title, 1, def);
17 f_clk = str2double(answer(1))*10^6;
18 symbol_rate = eval(char(answer(2)))*10^6;
19 n_bit_dopo_virgola = str2double(answer(3));
20 n_values = str2double(answer(4));
21 % viene determinato il valore dell'interpolazione
22 SpS = f_clk / symbol_rate;
23
24 % ***** VIENE APPLICATA LA MODULAZIONE QPSK MATLAB DI RIFERIMENTO *****
25 % carica da file la sequenza dei dati da filtrare sul ramo I
26 fid = fopen('data_in_SRRCxN_tx_I_nrz.dat', 'r');
27 data_in_SRRCxN_tx_I = fscanf(fid, '%f');
28 fclose(fid);
29 % carica da file la sequenza dei dati da filtrare sul ramo Q
30 fid = fopen('data_in_SRRCxN_tx_Q_nrz.dat', 'r');
31 data_in_SRRCxN_tx_Q = fscanf(fid, '%f');
32 fclose(fid);

```

```

33 % carica da file i coefficienti del filtro polifase
34 fid = fopen( strcat('SRRCx', num2str(SpS), '_FreqSampl_scaled.dat'), 'r');
35 num_fir = fscanf(fid, '%f') ;
36 num_fir = num_fir; ;
37 fclose(fid)
38 % applica il filtraggio polifase Matlab
39 data_out_SRRCxN_tx_I = applica_polifase(data_in_SRRCxN_tx_I, SpS , num_fir);
40 data_out_SRRCxN_tx_Q = applica_polifase(data_in_SRRCxN_tx_Q, SpS , num_fir);
41 % Vengono generati i campioni di seno e coseno considerando che f_IF = f_clk/4
42 % n° di campioni da generare per le portanti
43 n_sample = length(data_out_SRRCxN_tx_I) ;
44 % periodo di campionamento
45 t_clk = 1 / f_clk ; ;
46 % istanti di campionamento
47 t = 0 : t_clk : (n_sample-1)*t_clk ;
48 % incrementi di fase per generare 41.25 MHz
49 theta = 2*pi*(f_clk/4)*t ; ;
50 % generazione del coseno
51 coseno = [cos(theta)] ; ;
52 % generazione del seno
53 seno = [sin(theta)] ; ;
54 data_out_QPSK_modulator = [coseno .* data_out_SRRCxN_tx_I] - . .
[seno .* data_out_SRRCxN_tx_Q] ; ;
55 % viene calcolata e plottata la densità spettrale di potenza
56 [Pyy_Matlab , f_out] = pwelch(data_out_QPSK_modulator, [],[],[], ...
57 'onesided', length(data_out_QPSK_modulator) - 1 , f_clk) ;
58 Pyy_dB_Matlab = 10*log10(Pyy_Matlab);
59 figure ; plot(f_out, Pyy_dB_Matlab - max(Pyy_dB_Matlab) );
60 grid ; xlim([0 f_clk/2]) ; ylim([-60 0]);
61 legend(['Out QPSK Modem Matlab ', num2str(2*symbol_rate/1e6) , ' Mbps'], 3);
62 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
63
64 % ***** VIENE APPLICATA LA MODULAZIONE QPSK VHDL *****
65 % ***** ELABORAZIONE DELLA SEQUENZA FILTRATA DALL'FPGA *****
66 % carica la sequenza proveniente dall'analizzatore di stati logici
67 fid = fopen('file_out.txt' , 'r');
68 % vengono scartate le prime 7 stringhe
69 string_unuseful = fscanf(fid, '%s', 7);
70 % viene prelevata la stringa che indica il formato
71 formato = fscanf(fid, '%s' , 1) ;
72 % viene scartata una stringa con tutti -
73 string_unuseful = fscanf(fid, '%s' , 1);
74 % i dati vengono letti dal file nel giusto formato
75 switch(formato)
76 case 'Hex',
77     value_int_C2 = fscanf(fid, '%x' , n_values) ;
78 case 'Decimal',
79     value_int_C2 = fscanf(fid, '%f' , n_values) ;
80 end
81 end
82 fclose(fid)
83 % converte l'intero unsigned in complemento a due in un intero con segno
84 value_int = zeros(n_values,1);
85 for i = 1 : 1 : n_values
86     if bitget( value_int_C2(i) , 12) == 1 % valore negativo
87         %  $x_{C2} = 2^N - |x|$ 
88         value_int(i) = -( 2^(n_bit_dopo_virgola+1) - value_int_C2(i) );
89     else
89         % coefficiente positivo
90         value_int(i) = value_int_C2(i) ; %  $x_{C2} = |x|$ 
91     end
92 end
93 % converte da intero con segno a numero reale con segno
94 value_real = value_int .* 2^(- n_bit_dopo_virgola);
95 data_out_QPSK_modulator_FPGA = value_real;
96 % viene calcolato lo spettro della sequenza modulata dal VHDL
97 [Pyy_FPGA , f_out] = pwelch(data_out_QPSK_modulator_FPGA, [],[],[], ...
98 'onesided', length(data_out_QPSK_modulator_FPGA) - 1 , f_clk) ;
99 Pyy_dB_FPGA = 10*log10(Pyy_FPGA);
100 figure ; plot(f_out, Pyy_dB_FPGA - max(Pyy_dB_FPGA) , '-r') ;
101 grid ; xlim([0 f_clk/2]) ; ylim([-60 0]);
102 legend(['Out QPSK Modem FPGA ', num2str(symbol_rate*2/1e6) , ' Mbps'], 3);
103 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
104
105 % ***** CONFRONTO SPETTRALE *****
106 % visualizzazione contemporanea dei due spettri
107 figure ; plot(f_out, Pyy_dB_Matlab - max(Pyy_dB_Matlab), '-b', '-r', 'r');
108 f_out = Pyy_dB_FPGA - max(Pyy_dB_FPGA) , '-r');
109 grid ; xlim([0 f_clk/2]) ; ylim([-60 0]);
110 legend(['Out QPSK Modem Matlab ' , num2str(symbol_rate*2/1e6) , ' Mbps' ] , ...
111 ['Out QPSK Modem FPGA ' , num2str(symbol_rate*2/1e6) , ' Mbps' ] , 3) ;
112 xlabel('Frequency (Hz)'); ylabel('dB / Hz');
113 % ***** CONFRONTO TEMPORALE *****
114 % n_bits = length(data_out_QPSK_modulator);
115 % n_bits = 12000;
116 % N_bit_sfasamento = 0 ;
117 % [data_out_QPSK_modulator(1:(n_bits - N_bit_sfasamento)) , ...
118 % data_out_QPSK_modulator((N_bit_sfasamento+1):n_bits)];

```

Listato E.4.7: applica_polifase.m

vedi listato([E.3.2](#))
